

第3回半導体デバイスプロセス技術基礎講座 2023

【高機能が進むパッケージの各種実装構造および適用される材料技術の基礎】

主催：大阪公立大学 協創研究センター 半導体超加工・集積化技術研究所

https://www.omu.ac.jp/orp/org/crc/semicon_tech/

協賛：エレクトロニクス実装学会、応用物理学会関西支部、化学工学会エレクトロニクス部会、CVD 研究会

後援：近畿経済産業局

日時：2024年1月11日（木）16:00～18:50

開催場所：大阪公立大学 I-site なんば 2階 C2&C3

<https://www.omu.ac.jp/isite/access/>

講師：株式会社レゾナック パッケージングソリューションセンター 乃万 裕一 氏

講演概要：先端の半導体デバイスは構造や材料・プロセスを劇的に変化させながら進展を続けている。しかし、電子機器システムの性能は、半導体デバイスだけで決まるものではなく、プロセッサとメモリの通信時間にも依存する。さらに、システムの性能を向上させる目的で半導体チップ寸法を大きくすると、製造コストとのバランスが取れない懸念もある。そこで、後工程(パッケージング、実装)技術により、プロセッサとメモリを近接させる、複数の小さなチップを作った上で繋げる等の研究開発が進んでいるが、その結果パッケージング技術や実装構造は高度化・複雑化している。本講演では、パッケージングの基礎技術や将来技術を、従来から使われるフリップチップ実装技術(2D)と対比しながら概説する。また、3D/2.5D/2.3D/2.1D/Bridge 構造の特徴や、そこに使用される材料技術の基礎と今後の動向を紹介する。

プログラム（若干時間が前後することがあります）

16：00～16：10 開催の挨拶

16：10～18：45 セミナー（途中休憩と質疑応答を含む）

18：45～18：50 閉会



* 定員 100 名(先着申込順)

* 参加費「無料」

* 申し込みは、右の QR コードもしくは下記の URL からお願いします。

https://docs.google.com/forms/d/e/1FAIpQLScED_IK-2Dzhdhpo0CA11noPG9yw4AaQ_AnlmZKIZ2iNT39Q/viewform?vc=0&w=1&flr=0&usp=mail_form_link

* 申し込み締め切り：2023年12月27日（水）

* 問合せ先：大阪公立大学 協創研究センター 半導体超加工・集積化技術研究所

TEL.: 072-254-9821 e-mail: semicon.tech.omu@gmail.com

* 謝辞 本講座運営の一部は公益財団法人 東京応化科学技術振興財団から補助されています

